

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-45423

(43)公開日 平成5年(1993)2月23日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 R 31/302		6912-2G	G 0 1 R 31/ 28	L

審査請求 未請求 請求項の数2(全 3 頁)

(21)出願番号	特願平3-207701	(71)出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22)出願日	平成3年(1991)8月20日	(72)発明者	中村 豊一 東京都港区芝五丁目7番1号日本電気株式会社内
		(72)発明者	二川 清 東京都港区芝五丁目7番1号日本電気株式会社内
		(72)発明者	辻出 徹 東京都港区芝五丁目7番1号日本電気株式会社内
		(74)代理人	弁理士 内原 晋

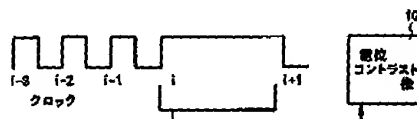
(54)【発明の名称】 集積回路の故障解析方法

(57)【要約】

【目的】 電子ビームテストを用いる集積回路の故障解析の際集積回路の電位コントラスト像を高速にしかも劣化させずに得ること。

【構成】 LSIテストを用いて、集積回路を駆動しながら、その駆動のタイミングに同期して電位コントラスト像10を電子ビームテストを用いて得る。この場合に電位コントラストを得るテストパターンの印加状態を一時保持しながら電位コントラストを得る。

TSFI



(2)

特開平5-45423

1

【特許請求の範囲】

【請求項1】 電子ビームテストを用いた集積回路の故障解析手法において、あるテストパターンを入力した状態を一時的に保持し、他のテストパターン入力時間よりも長くした状態で電位コントラストを取得することを特徴とする故障解析方法。

【請求項2】 請求項1に記載の故障解析方法を一つの集積回路の良品状態と不良品状態に対してそれぞれ行なうか、あるいは良品の集積回路と不良品の集積回路に対してそれぞれ行ない得られる電位コントラストの差を用いることを特徴とする故障解析方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、集積回路の電位変化を試験する電子ビームテストを用いた故障解析方法に関わる。

【0002】

【従来の技術】 電子ビームテストは集積回路内部の電位変化を電位コントラスト像として観察することが出来る。この電子コントラスト像を良品と不良品において、用いることで、故障解析を行うDynamic fault imaging (DFI) と呼ばれる技術がインテル社のメイ (MAY) ちによって紹介されている。(リリアビリティフィジクスコンファレンス予稿集 (Reliability Physics Conf. Proc.) 1984, P95~108, "Dynamic Fault Imaging of VLSI Random Logic Devices")。これを図2を用いて説明する。集積回路を試験するためにテストパターンをクロックのタイミング毎に集積回路に与える。そのタイミング毎の電位情報を電子ビームテストを用いて測定し、電位コントラスト像10を形成する。この操作を良品と不良品に対して同様に行い、得られた電位コントラスト像同士を比較する。図2では1クロック目の電位コントラスト像同士を比較している。こうして得られる電位コントラスト像の差が電氣的な故障を示しているわけである。しかしながら従来のDFIでは、集積回路をテストするパターンの数が増すに連れ、信号ノイズ比が悪くなり、従って、電位コントラスト像を得るのに大変に長い時間がかかるという問題があった。

【0003】

【発明が解決しようとする課題】 信号ノイズ比を改善するため、例えば図3に示すように、1クロック目以降の印加電位を一定値にしてしまうStatic Fault Imaging法が最近開発されている(久慈、インターナショナルテストコンファレンス予稿集 (Int. Test Conf. Proc.) 1990, P1049, "Marginal Fault Diagnosis Based on E-beam Static

2

Fault Imaging with CAD Interface")。しかしこの方法では集積回路表面に電荷が蓄積しやすくなり、電位コントラストが劣化するという問題が発生する。

【0004】 本発明の目的は、電位コントラスト像を高速に得ることができしかも電荷の蓄積も生じない故障解析方法を提供することである。

【0005】

【課題を解決するための手段】 本発明による故障解析方法は、電子ビームテストを用いた集積回路の故障解析手法において、あるテストパターンを入力した状態を一時的に保持し、他のテストパターン入力時間よりも長くした状態で電位コントラストを取得することを特徴とする。

【0006】

【作用】 図1を用いて原理を説明する。電位コントラスト像10を取ろうとするところのパターン(図中では、1番目のクロック)の長さを他のパターンより長くしてパターン全体の印加時間に対する前記のパターンの印加時間の割合を増加させている。そのため、図2の従来例に比べて、信号ノイズ比が改善する。しかも電荷の蓄積が起こらないよう前記パターンを図3のようにずっと保持するのではなく一時的に保持するようにしている。保持時間はおよそ1秒以内に制限し、パターン全体をくり返す。本発明の方法をTemporary Static Fault Imaging (縮めてTSFI) と呼ぶ。

【0007】

【実施例】 集積回路として、交換機アナライザ用集積回路を用い、タイミング不良の故障解析を行なった。印加するクロックや信号のタイミング条件が変化すると一個の集積回路でそれが良品と判断されたり不良品と判断されたりする。まずLSIテストを用いて集積回路を駆動し、故障が始めて出力される端子を同定し、その端子とその近傍において、タイミング不良が起こる条件すなわち不良品となる状態とタイミング不良が起こらない条件すなわち良品となる状態の電位コントラスト像をとり、その差の故障像を抽出した。タイミング不良は3316パターン目で発生しているので、3316個のパターンをループして集積回路に印加している。1パターンは200ナノ秒間与えている。この場合、従来法だと電位コントラストを取る時間的割合が1/3316となり、信号ノイズ比が悪くなって充分なコントラストの電位コントラスト像を1枚得るのに5分間必要であった。これに対して、注目するパターンを印加時間幅を5マイクロ秒まで拡大して行う本発明の方法を用いた場合、5マイクロ秒/200ナノ秒に相当する25倍速く、充分な電位コントラスト像を得ることができ、従来に比べて、25倍速く(すなわち12秒で1枚の電位コントラスト像が得られる)集積回路内部の電氣的故障の発生点

(3)

特開平5-45423

3

4

を見つけることが出来た。

【0008】なお本実施例では一個の集積回路において良品となる状態と不良品となる状態で電位コントラスト像の差をとったが、良品の集積回路とこれとは別の不良品の集積回路との電位コントラスト像の差をとる場合にも適用できることは明らかである。

【0009】

【発明の効果】本発明によれば、電位コントラスト像を高速に得ることができしかも電荷の蓄積による電位コン*

*トラストの劣化もない。本発明は集積回路の故障解析の効率化に大きく寄与するものである。

【図面の簡単な説明】

【図1】本発明の方法の概念図。

【図2】従来の方法を示す概念図。

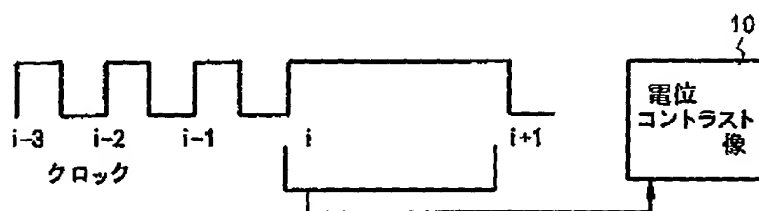
【図3】従来の方法を示す概念図。

【符号の説明】

10 電位コントラスト像

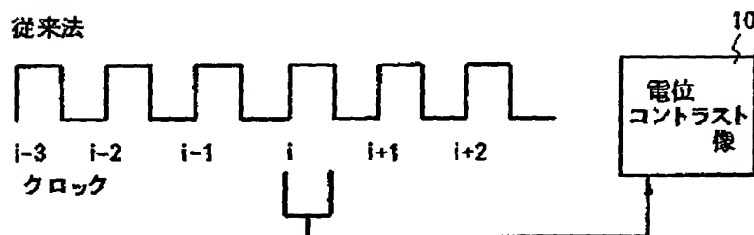
【図1】

TSFI



【図2】

従来法



【図3】

従来法

